

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
8. Januar 2004 (08.01.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/004017 A2**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 33/00**

(21) Internationales Aktenzeichen: **PCT/DE2003/001831**

(22) Internationales Anmeldedatum:  
4. Juni 2003 (04.06.2003)

(25) Einreichungssprache: **Deutsch**

(26) Veröffentlichungssprache: **Deutsch**

(30) Angaben zur Priorität:  
102 28 634.5 26. Juni 2002 (26.06.2002) **DE**

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **OSRAM OPTO SEMICONDUCTORS GMBH [DE/DE]; Wernerwerkstr. 2, 93049 Regensburg (DE).**

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **SORG, Jörg [DE/DE];**

Gozratstrasse 12, 93053 Regensburg (DE). **BOGNER, Georg [DE/DE];** Am Sandhügel 12, 93138 Lappersdorf (DE). **WAITL, Günter [DE/DE];** Praschweg 3, 93049 Regensburg (DE). **BRUNNER, Reinhold [DE/DE];** Falkensteinerstrasse 8, 93199 Zell (DE).

(74) Anwalt: **EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH; Ridlerstrasse 55, 80339 München (DE).**

(81) Bestimmungsstaaten (national): **CN, JP, US.**

(84) Bestimmungsstaaten (regional): **europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).**

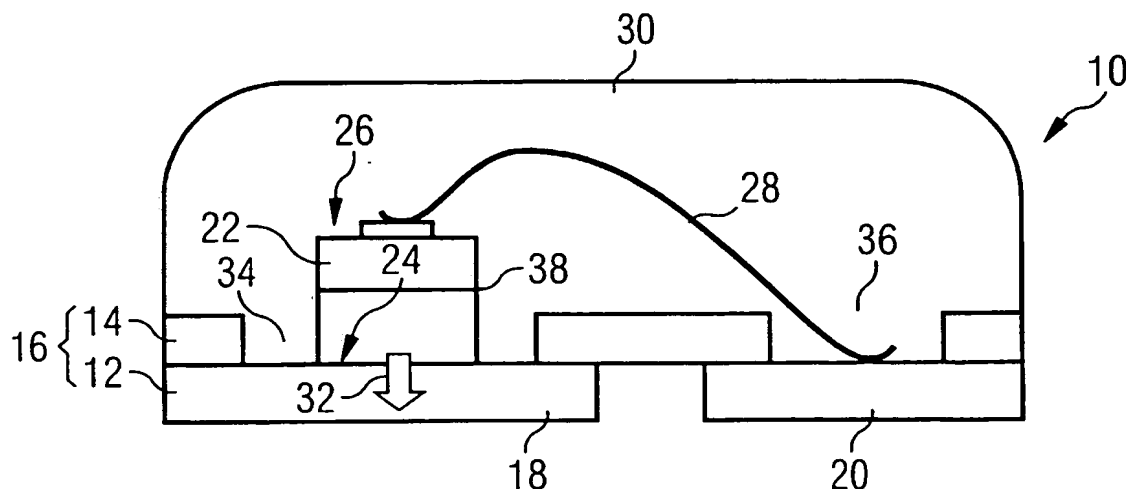
Veröffentlicht:

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

[Fortsetzung auf der nächsten Seite]

(54) Title: **SURFACE-MOUNTABLE MINIATURE LIGHT-EMITTING DIODE AND/OR PHOTODIODE AND METHOD FOR THE PRODUCTION THEREOF**

(54) Bezeichnung: **OBERFLÄCHENMONTIERBARE MINIATUR-LUMINESZENZ- UND/ODER PHOTO-DIODE UND VERFAHREN ZU DEREN HERSTELLUNG**



(57) Abstract: The invention relates to a surface-mountable miniature light-emitting diode, comprising a chip housing, which has a lead frame (16) and a semiconductor chip (22). This semiconductor chip is situated on the lead frame (16) while in electrical contact therewith and contains an active radiation-emitting region. According to the invention, the lead frame (16) is formed by a flexible layer (12, 14) consisting of multiple layers.

(57) Zusammenfassung: Bei einer oberflächenmontierbaren Miniatur-Lumineszenzdiode mit einem Chipgehäuse, das einen Leiterraum (16) aufweist und einem auf dem Leiterraum (16) angeordneten und mit diesem in elektrischen Kontakt stehenden Halbleiterchip (22), der einen aktiven, strahlungsemitierenden Bereich enthält, ist erfindungsgemäß der Leiterraum (16) durch eine biegsame Mehrlagenschicht (12, 14) gebildet.

WO 2004/004017 A2



*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

## Beschreibung

Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode und Verfahren zu deren Herstellung

5

Die Erfindung betrifft eine oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photodiode mit einem Chipgehäuse, das einen Leiterrahmen (Leadframe) aufweist und einem auf dem Leiterrahmen angeordneten und mit diesem in elektrischen Kon-

10 takt stehenden Halbleiterchip, der einen aktiven, strahlungs-emittierenden Bereich enthält. Die Erfindung betrifft auch ein Verfahren zur Herstellung einer derartigen Lumineszenz-diode.

15 Zur Erweiterung der Einsatzgebiete und zur Reduzierung der Herstellungskosten wird versucht, Lumineszenz- und/oder Photodioden in immer kleineren Baugrößen herzustellen. Sehr kleine Lumineszenzdioden sind beispielsweise für die Hintergrundbeleuchtung der Tasten von Mobiltelefonen erforderlich.

20

Inzwischen sind LED-Gehäuse mit einer Stellfläche der Abmesung 0402 (entsprechend 0,5 mm x 1,0 mm) und einer Bauteilhöhe von 400  $\mu$ m - 600  $\mu$ m verfügbar. Eine weitere Verminderung der Bauteilhöhe gestaltet sich mit den gegenwärtigen Gehäuse-

25 konzepten jedoch schwierig.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-diode der eingangs genannten Art zu schaffen, die eine wei-

30 tergehende Verkleinerung ihrer Baugröße erlaubt.

Diese Aufgabe wird durch eine oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode mit den Merkmalen des Anspruches 1 und das Verfahren zur Herstellung einer oberflächenmontierbaren Lumineszenz- und/oder Photo-Diode mit den

35 Merkmalen des Anspruches 12 gelöst. Vorteilhafte Weiterbil-

dungen und Ausgestaltungen der Erfindung gehen aus den Unteransprüchen hervor.

5 Erfindungsgemäß ist bei einer gattungsgemäßen oberflächenmontierbaren Miniatur-Lumineszenz- und/oder Photo-Diode vorgesehen, daß der Leiterrahmen durch eine biegsame Mehrlagenschicht gebildet ist. Die Erfindung beruht also auf dem Gedanken, durch Montage des strahlungserzeugenden und/oder strahlungsempfangenden Halbleiterchips auf einem biegsamen  
10 Leiterrahmen eine Lumineszenz- und/oder Photo-Diode kleiner Stellfläche zu schaffen, die in hoher Packungsdichte und somit mit geringen Produktionskosten hergestellt werden kann.

15 In einer bevorzugten Ausgestaltung der Erfindung ist vorgesehen, daß die biegsame Mehrlagenschicht eine Metallfolie und eine auf der Metallfolie angeordnete und mit dieser verbundene Kunststofffolie umfaßt.

20 Dabei ist zweckmäßig die Kunststofffolie mit der Metallfolie verklebt. Die beiden miteinander verbundenen Folien stellen somit einen flexiblen Leiterrahmen für den Halbleiterchip dar.

25 In diesem Zusammenhang ist bevorzugt, wenn die Metallfolie einen ersten und einen zweiten Chipanschlußbereich umfaßt, und die Kunststofffolie in den auf diesen Chipanschlußbereichen angeordneten Bereichen Aussparungen aufweist. Der Halbleiterchip kann dann mit Vorteil mit einer ersten Kontaktfläche auf dem ersten Chipanschlußbereich angeordnet sein, und  
30 mit einer zweiten Kontaktfläche mit dem zweiten Chipanschlußbereich elektrisch leitend verbunden sein, beispielsweise mittels eines Bonddrahtes. Das bedeutet, dass der Halbleiterchip durch eine erste Aussparung hindurch auf dem ersten Chipanschlußbereich montiert ist und die elektrische Verbindung  
35 der zweiten Kontaktfläche mit dem zweiten Chipanschlußbereich durch eine zweite Aussparung hindurch hergestellt ist.

Die Dicke der Metallfolie beträgt in einer bevorzugten Ausgestaltung der Erfindung weniger als 80  $\mu\text{m}$  und liegt bevorzugt zwischen einschließlich 30  $\mu\text{m}$  und einschließlich 60  $\mu\text{m}$ . Eine solche minimale Metallisierungsdicke erlaubt die Realisierung einer sehr geringen Gehäusehöhe von weniger als 400  $\mu\text{m}$ , insbesondere von weniger als 350  $\mu\text{m}$ . Vorteilhafterweise kann diese Bauhöhe auch mit einer Chipöhe von 150  $\mu\text{m}$  realisiert werden, ohne dass gleichzeitig der Bogen eines Bonddrahtes zwischen der zweiten Kontaktfläche des Chips und dem zweiten Chipanschlußbereich wesentlich kleiner gestaltet werden muß. Selbstverständlich können mit der vorliegenden Bauform auch mit herkömmlich standardmäßigen Chipdicken von zwischen 220  $\mu\text{m}$  und 250  $\mu\text{m}$  besonders geringe Bauhöhen erzielt werden.

Die Kunststofffolie ist in einer bevorzugten Ausführungsform durch eine Epoxidharz-Folie gebildet. In diesem Zusammenhang ist es weiterhin bevorzugt, wenn die Kunststofffolie eine Dicke von weniger als 80  $\mu\text{m}$ , bevorzugt eine Dicke zwischen einschließlich 30  $\mu\text{m}$  und einschließlich 60  $\mu\text{m}$  aufweist.

In einer zweckmäßigen Weiterbildung der Erfindung ist vorgesehen, daß der Halbleiterchip in eine transparente oder transluzente Spritzgußmasse eingebettet ist. An Stelle der Spritzgußmasse kann eine Spritzpressmasse verwendet sein.

Besonders große Vorteile bietet die Erfindung für Miniatur-Lumineszenzdioden bei denen der Leiterraum eine Abmessung von etwa 0,5 mm x 1,0 mm oder weniger aufweist, insbesondere bei Lumineszenzdioden, die eine Bauteilhöhe von etwa 400  $\mu\text{m}$  oder weniger, bevorzugt von etwa 350  $\mu\text{m}$  oder weniger aufweisen.

Neben den genannten Vorteilen bieten Lumineszenzdioden der oben beschriebenen Art einen geringen Wärmewiderstand  $R_{\text{th}}$ , so daß aufgrund der guten Wärmeabführung eine hohe Verlustleistung möglich ist. Auch erlaubt der geschilderte Aufbau, auf

engem Raum sehr flexibel Gestaltungen mit einer Mehrzahl von Chips (Multi Chip Designs) zu verwirklichen.

Das Verfahren zur Herstellung einer oberflächenmontierbaren  
5 Lumineszenzdiode umfaßt erfindungsgemäß die Verfahrensschritte:

- Bereitstellen eines Leiterrahmens aus einer biegsamen Mehr-  
lagenschicht, der mindestens einen ersten und mindestens ei-  
nen zweiten Chipanschlußbereich aufweist;
- 10 - Bereitstellen von mindestens einem Halbleiterchip, der ei-  
nen aktiven, strahlungsemittierenden und/oder strahlungsemp-  
fangenden Bereich enthält und eine erste und zweite Kontakt-  
fläche aufweist;
- Montieren des Halbleiterchips mit der ersten Kontaktfläche  
15 auf den ersten Chipanschlußbereich des Leiterrahmens;
- Verbinden der zweiten Kontaktfläche mit dem zweiten Chipan-  
schlußbereich des Leiterrahmens; und
- Herstellen einer Umhüllung für den Halbleiterchip mittels  
Vergießen, Umspritzen oder Umpressen (im Folgenden zusammen-  
20 fassend "Umhüllen" genannt) des Halbleiterchips mit Umhül-  
lungsmaterial, das für die emittierte und/oder empfangene  
Strahlung durchlässig ist, insbesondere mit entsprechend  
transparentem oder transluzentem Kunststoffmaterial.
- 25 In einer bevorzugten Ausgestaltung umfaßt dabei der Schritt  
des Bereitstellens eines Leiterrahmens das Bereitstellen und  
Stanzen einer dünnen Metallfolie, um den ersten und zweiten  
Chipanschlußbereich zu definieren.
- 30 In einer weiteren zweckmäßigen Ausgestaltung umfaßt der  
Schritt des Bereitstellens eines Leiterrahmens das Bereit-  
stellen und Stanzen einer dünnen Kunststofffolie, um Ausspa-  
rungen zum elektrischen Anschluß des Halbleiterchips zu defi-  
nieren.
- 35 Die beiden Folien werden dann vorteilhaft bei dem Schritt des  
Bereitstellens eines Leiterrahmens miteinander verklebt.

In vorstehendem Zusammenhang ist es weiter zweckmäßig, wenn bei dem Schritt des Umhüllens das Umhüllungsmaterial auf die Kunststofffolie der Mehrlagenschicht gespritzt wird. Dies sichert eine gute Anbindung des Umhüllungskörpers an den flexiblen Leiterraahmen.

Weiter wird bei dem Schritt des Umhüllens mit Vorteil ein Anspritzkanal durch eine Mehrzahl von auf der Mehrlagenschicht angeordneten Bausteinen geführt. Dadurch wird, verglichen mit dem standardmäßigen Anspritzen jedes Bauteils durch einen eigenen Kanal, die Zahl der Anspritzkanäle reduziert, so daß eine Vielzahl von Bauelementen auf engstem Raum realisiert werden kann.

In einer bevorzugten Gestaltung des erfindungsgemäßen Verfahrens werden der erste und zweite Chipanschlußbereich des Leiterraahmens bei den Schritten des Montierens des Halbleiterchips, des Verbindens der zweiten Kontaktfläche und des Umhüllens des Halbleiterchips kurzgeschlossen und geerdet. Dadurch werden statische Aufladungen verhindert und Schäden durch elektrostatische Entladungen (ESD) an den Bauteilen vermieden.

Weiter ist es bei dem erfindungsgemäßen Verfahren bevorzugt, wenn eine Mehrzahl von auf der Mehrlagenschicht angeordneten Bausteinen nach dem Schritt des Umhüllens auf Funktionsfähigkeit getestet werden. Dazu werden die einzelnen Bausteine bei Erhalt ihrer mechanische Einbindung elektrisch getrennt.

Durch die Verwendung des flexiblen Leiterraahmenmaterials können alle Prozeßschritte des erfindungsgemäßen Verfahrens Reel-to-Reel (von einer Abwickel- zu einer Aufwickelhaspel) durchgeführt werden, was den Handhabungsaufwand bei der Herstellung minimiert.

Darüber hinaus besteht bei dem beschriebenen Konzept die Möglichkeit, auf das Taping der Bauteile zu verzichten. Falls

gewünscht, kann eine Mehrzahl zusammengehöriger Bauteile nach einem Chiptest auf dem flexiblen Rahmen zusammen mit einer Wafermap ausgeliefert werden. Alternativ können die Bauteile nach dem Chiptest wie bisher vereinzelt, getaped und ausgeliefert werden.

Weitere vorteilhafte Ausgestaltungen, Merkmale und Details der Erfindung ergeben sich aus den abhängigen Ansprüchen, der Beschreibung des Ausführungsbeispiels und der Zeichnungen.

10

Weitere Vorteile, Weiterbildungen und Ausgestaltungen der erfindungsgemäßen Miniatur-Lumineszenz- und/oder Photo-Diode ergeben sich aus dem im Folgenden in Verbindung mit der Zeichnung erläuterten Ausführungsbeispiel. In der Zeichnung sind jeweils nur die für das Verständnis der Erfindung wesentlichen Elemente dargestellt. Dabei zeigt

15

Figur 1 eine schematische Schnittansicht des Ausführungsbeispiels; und

20

Figur 2 eine perspektivische Ansicht des Ausführungsbeispiels von Fig. 1 in Explosionsdarstellung.

Figuren 1 und 2 zeigen in schematischer Darstellung eine allgemein mit 10 bezeichnete oberflächenmontierbaren Miniatur-Lumineszenzdiode.

25

Die Miniatur-Lumineszenzdiode 10 weist einen flexiblen Leiterraahmen 16, einen LED-Chip 22 mit einem aktiven, strahlungsemittierenden Bereich 38 und einen Umhüllungskörper 30 auf. Der flexible Leiterraahmen 16 besteht dabei aus einer 60 µm dicken Metallfolie 12 und einer ebenfalls 60 µm dicken Epoxidharzfolie 14, die hochgenau miteinander verklebt sind.

30

Die Metallfolie 12 ist so gestanzt, daß sie eine Kathode 18 und eine Anode 20 definiert. Jeweils über Kathode und Anode sind Aussparungen 34 und 36 in die Kunststofffolie 14 ge-

35



stanzt. Der LED-Chip 22 ist mit seiner Unterseite 24 durch die Aussparung 34 hindurch auf die Kathode 18 gebondet. Die Anode 20 ist über einen Bonddraht 28 durch die Aussparung 36 mit der Oberseite 26 des LED-Chips 22 verbunden.

5

Um auf dem flexiblen Rahmen möglichst viele Bauteile realisieren zu können, wird zum Umhüllen beispielsweise das sogenannte Cavity-to-Cavity Molding eingesetzt. Dabei wird durch die Führung eines Anspritzkanals durch die Bauteile die Anzahl der Anspritzkanäle reduziert.

10

Bei Betrieb der Lumineszenzdiode erzeugte Verlustwärme wird effektiv über die Metallfolie 12 abgeführt (Bezugszeichen 32).

15

Insgesamt hat die Miniatur-Lumineszenzdiode 10 eine Stellfläche (footprint) von etwa 0,5 mm x 1,0 mm und weist eine gesamte Bauteilhöhe von lediglich 350 µm auf.

20

Die in der vorstehenden Beschreibung, in der Zeichnung sowie in den Ansprüchen offenbarten Merkmale der Erfindung können sowohl einzeln als auch in beliebiger Kombination für die Verwirklichung der Erfindung wesentlich sein. An Stelle des Lumineszenzdiodenchips kann ein Photodiodenchip eingesetzt sein oder ein Chip der als Lumineszenzdiode und als Photo-Diode betrieben wird.

25

## Patentansprüche

1. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode mit einem Chipgehäuse, das einen Leiterrahmen  
5 (16) aufweist, und  
einem auf dem Leiterrahmen (16) angeordneten und mit diesem in elektrischen Kontakt stehenden Halbleiterchip (22), der einen aktiven, strahlungsemittierenden und/oder strahlungsempfangenden Bereich enthält,  
10 d a d u r c h g e k e n n z e i c h n e t, daß  
der Leiterrahmen (16) durch eine biegsame Mehrlagenschicht (12, 14) gebildet ist.
2. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder  
15 Photo-Diode nach Anspruch 1,  
d a d u r c h g e k e n n z e i c h n e t, daß  
die biegsame Mehrlagenschicht (12, 14) eine Metallfolie (12) und eine auf der Metallfolie angeordnete und mit dieser verbundene Kunststoffffolie (14) umfaßt.  
20
3. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach Anspruch 2,  
d a d u r c h g e k e n n z e i c h n e t, daß  
die Kunststoffffolie (14) mit der Metallfolie (12) verklebt  
25 ist.
4. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach Anspruch 2 oder 3,  
d a d u r c h g e k e n n z e i c h n e t, daß  
30 die Metallfolie (12) einen ersten und einen zweiten Chipanschlußbereich (18, 20) umfaßt, und daß die Kunststoffffolie in den auf diesen Chipanschlußbereichen (18, 20) angeordneten Bereichen Aussparungen (34, 36) aufweist.
- 35 5. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach Anspruch 4,  
d a d u r c h g e k e n n z e i c h n e t, daß

der Halbleiterchip (22) mit einer ersten Kontaktfläche (24) auf dem ersten Chipanschlußbereich (18) angeordnet ist, und mit einer zweiten Kontaktfläche (26) mit dem zweiten Chipanschlußbereich (20) verbunden ist.

5

6. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, daß die Dicke der Metallfolie (12) weniger als 80  $\mu\text{m}$  beträgt, insbesondere zwischen einschließlich 30  $\mu\text{m}$  und einschließlich 60  $\mu\text{m}$  liegt.

7. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der Ansprüche 2 bis 6, dadurch gekennzeichnet, daß die Kunststofffolie durch eine Epoxidharz-Folie (14) gebildet ist.

8. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der Ansprüche 2 bis 7, dadurch gekennzeichnet, daß die Dicke der Kunststofffolie (14) weniger als 80  $\mu\text{m}$  beträgt, insbesondere zwischen einschließlich 30  $\mu\text{m}$  und einschließlich 60  $\mu\text{m}$  liegt.

25

9. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Halbleiterchip (22) in eine Umhüllungsmasse (30) eingebettet ist.

30

10. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Leiterraahmen (16) eine Abmessung von etwa 0,5 mm x 1,0 mm oder weniger aufweist.

35

11. Oberflächenmontierbare Miniatur-Lumineszenz- und/oder Photo-Diode nach einem der vorhergehenden Ansprüche, d a d u r c h g e k e n n z e i c h n e t, daß die Lumineszenzdiode (10) eine Gesamtdicke von etwa 400  $\mu\text{m}$  oder weniger, bevorzugt von etwa 350  $\mu\text{m}$  oder weniger aufweist.

12. Verfahren zur Herstellung einer oberflächenmontierbaren Miniatur-Lumineszenz- und/oder Photo-Diode, insbesondere nach einem der vorhergehenden Ansprüche, mit den Verfahrensschritten:

- Bereitstellen eines Leiterrahmens aus einer biegsamen Mehrlagenschicht, der einen ersten und einen zweiten Chipanschlußbereich aufweist;

- Bereitstellen eines Halbleiterchips, der einen aktiven, strahlungsemittierenden Bereich enthält und eine erste und zweite Kontaktfläche aufweist;

- Montieren des Halbleiterchips mit der ersten Kontaktfläche auf den ersten Chipanschlußbereich des Leiterrahmens;

- Verbinden der zweiten Kontaktfläche mit dem zweiten Chipanschlußbereich des Leiterrahmens; und

- Umhüllen des Halbleiterchips mit einem transparenten oder transluzenten Umhüllungsmaterial.

13. Verfahren nach Anspruch 12, d a d u r c h g e k e n n z e i c h n e t, daß der Schritt des Bereitstellens eines Leiterrahmens das Bereitstellen und Stanzen einer dünnen Metallfolie, um den ersten und zweiten Chipanschlußbereich zu definieren, umfaßt.

14. Verfahren nach Anspruch 12 oder 13, d a d u r c h g e k e n n z e i c h n e t, daß der Schritt des Bereitstellens eines Leiterrahmens das Bereitstellen und Stanzen einer dünnen Kunststofffolie, um Ausparungen zum elektrischen Anschluß des Halbleiterchips zu definieren, umfaßt.

15. Verfahren nach Anspruch 13 und 14,  
d a d u r c h g e k e n n z e i c h n e t, daß der Schritt  
des Bereitstellens eines Leiterrahmens das Verkleben der bei-  
den Folien umfaßt.

5

16. Verfahren nach einem der Ansprüche 12 bis 15,  
d a d u r c h g e k e n n z e i c h n e t, daß  
bei dem Schritt des Umhüllens das Umhüllungsmaterial auf die  
Kunststofffolie der Mehrlagenschicht gespritzt wird.

10

17. Verfahren nach einem der Ansprüche 12 bis 16,  
d a d u r c h g e k e n n z e i c h n e t, daß  
bei dem Schritt des Umhüllens ein Anspritzkanal durch eine  
Mehrzahl von auf der Mehrlagenschicht angeordnete Chips ge-  
führt wird.

15

18. Verfahren nach einem der Ansprüche 12 bis 17,  
d a d u r c h g e k e n n z e i c h n e t, daß  
der erste und zweite Chipanschlußbereich des Leiterrahmens  
bei den Schritten des Montieren des Halbleiterchips, des Ver-  
bindens der zweiten Kontaktfläche und des Umhüllens des Halb-  
leiterchips kurzgeschlossen und geerdet werden.

20

19. Verfahren nach einem der Ansprüche 12 bis 18,  
d a d u r c h g e k e n n z e i c h n e t, daß  
eine Mehrzahl von auf der Mehrlagenschicht angeordneter Chips  
nach dem Schritt des Umhüllens auf Funktionsfähigkeit gete-  
stet werden, und daß dazu die einzelnen Chips bei Erhalt ih-  
rer mechanische Einbindung elektrisch getrennt werden.

25

1/1

FIG 1

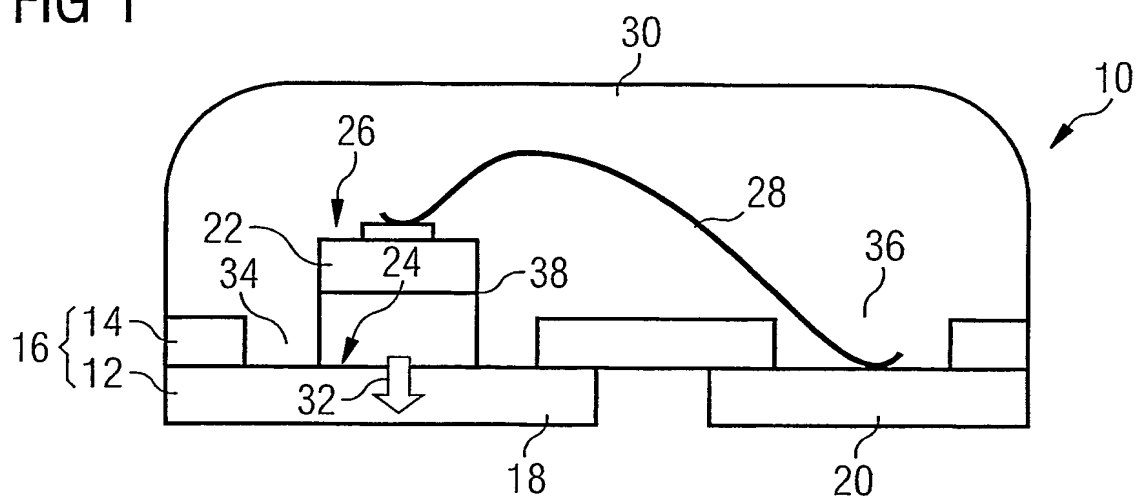
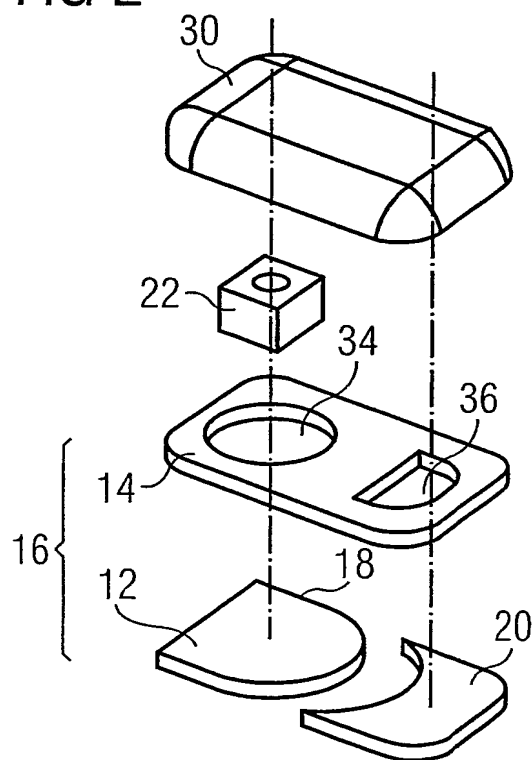


FIG 2



(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
8. Januar 2004 (08.01.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/004017 A3**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 33/00**,  
31/02, 23/495

(21) Internationales Aktenzeichen: PCT/DE2003/001831

(22) Internationales Anmeldedatum:  
4. Juni 2003 (04.06.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 28 634.5 26. Juni 2002 (26.06.2002) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme  
von US): **OSRAM OPTO SEMICONDUCTORS  
GMBH** [DE/DE]; Wernerwerkstr. 2, 93049 Regensburg  
(DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **SORG, Jörg** [DE/DE];  
Gozratstrasse 12, 93053 Regensburg (DE). **BOGNER,  
Georg** [DE/DE]; Am Sandhügel 12, 93138 Lappersdorf  
(DE). **WAITL, Günter** [DE/DE]; Pratschweg 3, 93049  
Regensburg (DE). **BRUNNER, Reinhold** [DE/DE];  
Falkensteinerstrasse 8, 93199 Zell (DE).

(74) Anwalt: **EPPING HERMANN FISCHER PATENTAN-  
WALTSGESELLSCHAFT MBH**; P.O. Box 200734,  
80007 Munich (DE).

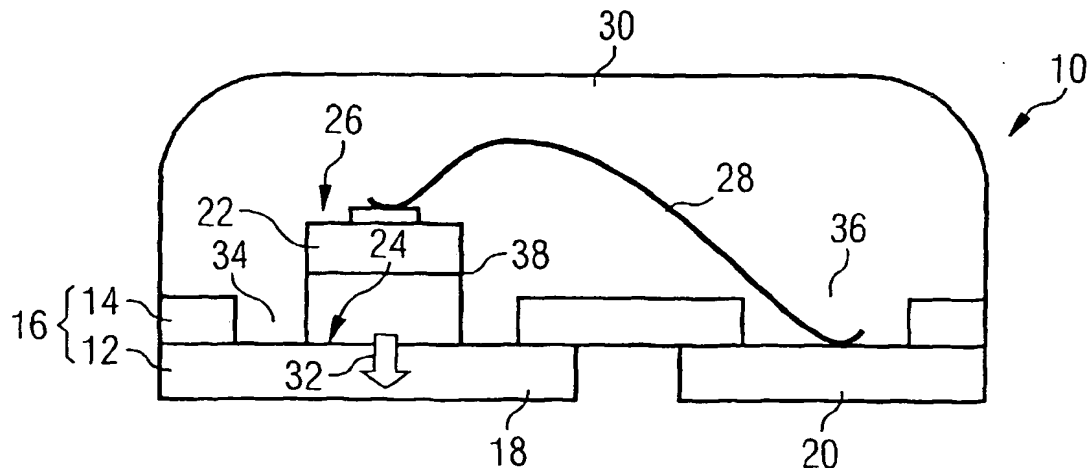
(81) Bestimmungsstaaten (national): CN, JP, US.

(84) Bestimmungsstaaten (regional): europäisches Patent (AT,  
BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR,  
HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: SURFACE-MOUNTABLE LIGHT-EMITTING DIODE AND/OR PHOTODIODE AND METHOD FOR THE PRO-  
DUCTION THEREOF

(54) Bezeichnung: OBERFLÄCHENMONTIERBARE LUMINESZENZ- UND/ODER PHOTO-DIODE UND VERFAHREN ZU  
DEREN HERSTELLUNG



(57) Abstract: The invention relates to a surface-mountable light-emitting diode, comprising a chip housing, which has a lead frame (16) and a semiconductor chip (22). This semiconductor chip is situated on the lead frame (16) while in electrical contact therewith and contains an active radiation-emitting region. According to the invention, the lead frame (16) is formed by a flexible layer (12, 14) consisting of multiple layers.

(57) Zusammenfassung: Bei einer oberflächenmontierbaren Lumineszenzdiode mit einem Chipgehäuse, das einen Leiterrahmen (16) aufweist und einem auf dem Leiterrahmen (16) angeordneten und mit diesem in elektrischen Kontakt stehenden Halbleiterchip (22), der einen aktiven, strahlungsemitierenden Bereich enthält, ist erfindungsgemäß der Leiterrahmen (16) durch eine biegsame Mehrlagenschicht (12, 14) gebildet.

WO 2004/004017 A3



**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

**(88) Veröffentlichungsdatum des internationalen**

**Recherchenberichts:**

5. August 2004



## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 03/01831

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H01L33/00 H01L31/02 H01L23/495

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 02, 28 February 1997 (1997-02-28) -& JP 08 264841 A (MATSUSHITA ELECTRON), 11 October 1996 (1996-10-11) paragraphs '0016!-'0020! ----	1-17
X	PATENT ABSTRACTS OF JAPAN vol. 008, no. 226 (E-272), 17 October 1984 (1984-10-17) -& JP 59 107584 A (CASIO KEISANKI KK), 21 June 1984 (1984-06-21) abstract; figure 3 ----- -/-	1-17

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

## \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*Z\* document member of the same patent family

Date of the actual completion of the international search

24 May 2004

Date of mailing of the international search report

02/06/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

van der Linden, J.E.

## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 03/01831

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 03, 31 March 1997 (1997-03-31) & JP 08 298345 A (SHICHIZUN DENSHI), 12 November 1996 (1996-11-12) paragraphs '0018!', '0019!', '0026!' ---	1-17
X	EP 1 162 669 A (SANYO ELECTRIC CO) 12 December 2001 (2001-12-12)  paragraphs '0021!-'0057!' ---	1-3, 6-12, 16, 17, 19
X	WO 02/17405 A (OSRAM OPTO SEMICONDUCTORS) 28 February 2002 (2002-02-28)  page 3, line 32 -page 5, line 15 ---	1-3, 6-10, 12, 13, 15-17
X	PATENT ABSTRACTS OF JAPAN vol. 1995, no. 11, 26 December 1995 (1995-12-26) -& JP 07 220972 A (TEIKOKU TSUSHIN KOGYO), 18 August 1995 (1995-08-18) paragraphs '0021!-'0026!' ---	1-3, 6-8, 10-12
A	US 6 184 544 B1 (TODA H ET AL) 6 February 2001 (2001-02-06) column 3, line 44-66 ---	1, 12
A	PATENT ABSTRACTS OF JAPAN vol. 1995, no. 04, 31 May 1995 (1995-05-31) & JP 07 022653 A (MITSUBISHI CABLE IND), 24 January 1995 (1995-01-24) abstract ---	17
A	PATENT ABSTRACTS OF JAPAN vol. 008, no. 036 (E-227), 16 February 1984 (1984-02-16) & JP 58 194383 A (SUMITOMO DENKI KOGYO), 12 November 1983 (1983-11-12) abstract -----	18

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 03/01831

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 08264841	A	11-10-1996	NONE	
JP 59107584	A	21-06-1984	JP 1784708 C JP 4075672 B	31-08-1993 01-12-1992
JP 08298345	A	12-11-1996	NONE	
EP 1162669	A	12-12-2001	CN 1329364 A CN 1329365 A EP 1162668 A2 EP 1162669 A2 JP 2002064225 A JP 2002084004 A TW 506236 B TW 507482 B US 2003170922 A1 US 2001050370 A1 US 2001052600 A1	02-01-2002 02-01-2002 12-12-2001 12-12-2001 28-02-2002 22-03-2002 11-10-2002 21-10-2002 11-09-2003 13-12-2001 20-12-2001
WO 0217405	A	28-02-2002	DE 10041328 A1 CN 1471734 T WO 0217405 A1 EP 1312124 A1 JP 2004507114 T TW 501276 B US 2004047151 A1	14-03-2002 28-01-2004 28-02-2002 21-05-2003 04-03-2004 01-09-2002 11-03-2004
JP 07220972	A	18-08-1995	JP 2613846 B2	28-05-1997
US 6184544	B1	06-02-2001	JP 11220170 A JP 11220178 A DE 19901916 A1 DE 19901917 A1 DE 19901918 A1 US 6335545 B1	10-08-1999 10-08-1999 05-08-1999 05-08-1999 29-07-1999 01-01-2002
JP 07022653	A	24-01-1995	JP 2739279 B2 EP 0632511 A2	15-04-1998 04-01-1995
JP 58194383	A	12-11-1983	NONE	

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 H01L33/00 H01L31/02 H01L23/495

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

**B. RESEARCHIERTE GEBIETE**

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ

**C. ALS WESENTLICH ANGESEHENE UNTERLAGEN**

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 02, 28. Februar 1997 (1997-02-28) -& JP 08 264841 A (MATSUSHITA ELECTRON), 11. Oktober 1996 (1996-10-11) Absätze '0016!-'0020!	1-17
X	PATENT ABSTRACTS OF JAPAN vol. 008, no. 226 (E-272), 17. Oktober 1984 (1984-10-17) -& JP 59 107584 A (CASIO KEISANKI KK), 21. Juni 1984 (1984-06-21) Zusammenfassung; Abbildung 3  -/-	1-17

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

- \*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- \*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- \*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- \*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- \*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*G\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

24. Mai 2004

Absendedatum des internationalen Recherchenberichts

02/06/2004

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

van der Linden, J.E.

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 03, 31. März 1997 (1997-03-31) & JP 08 298345 A (SHICHIZUN DENSHI), 12. November 1996 (1996-11-12) Absätze '0018!', '0019!', '0026! ---	1-17
X	EP 1 162 669 A (SANYO ELECTRIC CO) 12. Dezember 2001 (2001-12-12)  Absätze '0021!-'0057! ---	1-3, 6-12,16, 17,19
X	WO 02/17405 A (OSRAM OPTO SEMICONDUCTORS) 28. Februar 2002 (2002-02-28)  Seite 3, Zeile 32 -Seite 5, Zeile 15 ---	1-3, 6-10,12, 13,15-17
X	PATENT ABSTRACTS OF JAPAN vol. 1995, no. 11, 26. Dezember 1995 (1995-12-26) -& JP 07 220972 A (TEIKOKU TSUSHIN KOGYO), 18. August 1995 (1995-08-18) Absätze '0021!-'0026! ---	1-3,6-8, 10-12
A	US 6 184 544 B1 (TODA H ET AL) 6. Februar 2001 (2001-02-06) Spalte 3, Zeile 44-66 ---	1,12
A	PATENT ABSTRACTS OF JAPAN vol. 1995, no. 04, 31. Mai 1995 (1995-05-31) & JP 07 022653 A (MITSUBISHI CABLE IND), 24. Januar 1995 (1995-01-24) Zusammenfassung ---	17
A	PATENT ABSTRACTS OF JAPAN vol. 008, no. 036 (E-227), 16. Februar 1984 (1984-02-16) & JP 58 194383 A (SUMITOMO DENKI KOGYO), 12. November 1983 (1983-11-12) Zusammenfassung -----	18

## INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 03/01831

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
JP 08264841	A	11-10-1996	KEINE	
JP 59107584	A	21-06-1984	JP 1784708 C JP 4075672 B	31-08-1993 01-12-1992
JP 08298345	A	12-11-1996	KEINE	
EP 1162669	A	12-12-2001	CN 1329364 A CN 1329365 A EP 1162668 A2 EP 1162669 A2 JP 2002064225 A JP 2002084004 A TW 506236 B TW 507482 B US 2003170922 A1 US 2001050370 A1 US 2001052600 A1	02-01-2002 02-01-2002 12-12-2001 12-12-2001 28-02-2002 22-03-2002 11-10-2002 21-10-2002 11-09-2003 13-12-2001 20-12-2001
WO 0217405	A	28-02-2002	DE 10041328 A1 CN 1471734 T WO 0217405 A1 EP 1312124 A1 JP 2004507114 T TW 501276 B US 2004047151 A1	14-03-2002 28-01-2004 28-02-2002 21-05-2003 04-03-2004 01-09-2002 11-03-2004
JP 07220972	A	18-08-1995	JP 2613846 B2	28-05-1997
US 6184544	B1	06-02-2001	JP 11220170 A JP 11220178 A DE 19901916 A1 DE 19901917 A1 DE 19901918 A1 US 6335545 B1	10-08-1999 10-08-1999 05-08-1999 05-08-1999 29-07-1999 01-01-2002
JP 07022653	A	24-01-1995	JP 2739279 B2 EP 0632511 A2	15-04-1998 04-01-1995
JP 58194383	A	12-11-1983	KEINE	